

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020091451 A
(43)Date of publication of application: 06.12.2002

(21)Application number: 1020010030128
(22)Date of filing: 30.05.2001

(71)Applicant: BOE HYDIS TECHNOLOGY CO., LTD.

(72)Inventor: KIM, YONG HUN

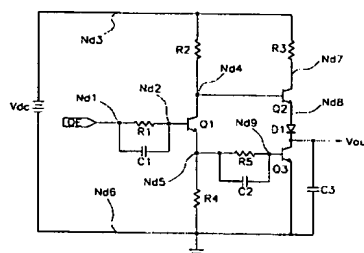
(51)Int. Cl G09G 3/36

(54) MULTI LEVEL GATE DRIVING VOLTAGE GENERATION CIRCUIT OF THIN FILM TRANSISTOR LIQUID CRYSTAL DISPLAY(TFT LCD)

(57) Abstract:

PURPOSE: A multi level gate driving voltage generation circuit of a thin film transistor liquid crystal display(TFT LCD) is provided, which can reduce flicker by generating a multi level gate driving signal using a transistor and a diode cheaper than an op amp.

CONSTITUTION: According to the gate driving voltage generation circuit of a thin film transistor liquid crystal display, the first switching part transmits the first power supply voltage received to one port by a control signal to another port. The second switching part transmits the second power supply voltage received to one port by a potential level of the one port of the first switching part to an output port of the another port. And the third switching part discharges a signal of the above output port received to the one port by a potential level of another port of the first switching part to a ground potential(Vss) of another port. And a diode to remove noise is connected between another port of the first switching part and the above output port.



© KIPO 2003

Legal Status

Date of final disposal of an application (20031224)

(19) 대한민국특허청 (KR) (12) 공개특허공보 (A)

(51) 。 Int. Cl. 7
G09G 3/36

(11) 공개번호 특2002-0091451
(43) 공개일자 2002년12월06일

(21) 출원번호 10-2001-0030128
(22) 출원일자 2001년05월30일

(71) 출원인 주식회사 현대 디스플레이 테크놀로지
경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 김용훈
경기도이천시고담동72번지고담기숙사102동109호

(74) 대리인 강성배

심사청구 : 있음

(54) 박막트랜지스터 액정표시장치의 멀티 레벨 게이트구동전압발생회로

요약

본 발명은 박막 트랜지스터 액정 표시장치의 멀티 레벨 게이트구동전압 발생회로에 관한 것으로, 연산증폭기보다 가격이 저렴한 트랜지스터와 다이오드를 이용하여 멀티 레벨 게이트 구동신호를 발생시켜 플리커를 감소시킨 것에 관한 것이다. 이를 위한 본 발명에 의한 박막 트랜지스터 액정 표시장치의 게이트구동전압 발생회로는, 제어 신호에 의해 일측 단자로 수신된 제1 전원공급전압을 타측 단자로 전송하는 제1 스위칭부와, 상기 제1 스위칭부의 일측 단자의 전위 레벨에 의해 일측 단자로 수신된 제2 전원공급전압을 타측 단자의 출력 단자로 전송하는 제2 스위칭부와, 상기 제1 스위칭부의 타측 단자의 전위 레벨에 의해 일측 단자로 수신된 상기 출력 단자의 신호를 타측 단자의 접지 전위로 방전시키는 제3 스위칭부를 구비한 것을 특징으로 한다.

대표도
도 3

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 게이트구동전압 발생 회로도

도 2는 도 1에 도시된 종래의 게이트구동전압 출력 파형도

도 3은 본 발명에 의한 멀티 레벨 게이트구동전압 발생 회로도

도 4는 도 3에 도시된 본 발명의 멀티 레벨 게이트구동전압의 출력 파형도

도 5는 본 발명에 의한 멀티 레벨 게이트구동전압의 시뮬레이션 결과를 나타낸 파형도

* 도면의 주요부분에 대한 부호의 설명 *

Q1 - Q3 : NPN형 바이폴라 트랜지스터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 액정표시(TFT-LCD) 장치의 멀티 레벨 게이트구동전압 발생회로에 관한 것으로, 특히 연산증폭기(OP AMP)보다 가격이 저렴한 트랜지스터와 다이오드를 이용하여 멀티 레벨 게이트 구동신호를 발생시켜 플리커(flicker)를 감소시킨 멀티 레벨 게이트구동전압 발생회로에 관한 것이다.

일반적으로, 액정표시소자는 액정을 구동하기 위한 스위칭 소자로 박막 트랜지스터(TFT)가 사용되고 있으며, 이 TFT 스위칭 소자를 이용하여 액정을 구동하는 경우, 스위칭 소자를 온/오프 하기 위한 전압 즉, 게이트 온/오프 전압을 직류(DC) 전압을 사용하고 있고, 이 직류(DC) 전압을 스위칭 신호(STV)를 이용하여 게이트 드라이브 IC에서 스위칭 파형이 출력되게 된다.

TFT LCD는 노트(Note) PC용에서 모니터용으로 가면서 패널 크기가 대면적 및 고정세화로 가고 있다. 이에 반하여, 구동을 위한 게이트 전압은 각 화소에 스캔(scan)시 타이밍 마진(timing margin)이 작아지게 되어 화소충전이 작아 플리커(flicker)와 크로스토크(crosstalk)가 일어난다. 크로스토크는 라인 인버전(line inversion) 방식에서 도트(dot) 인버전 방식으로 구동시키면서 개선이 되었으나 플리커는 계속해서 문제되고 있다.

플리커는 라인(line)간 또는 프레임(frame)간 액정에 인가되는 실제전압이 절대치 차이로 발생함에 따라 이 차이가 화면에 누적되어 나타나는 깜박이는 현상이다. 플리커의 원인으로는 여러 가지가 제시되고 있으나 그중 하나가 킥백 전압(ΔV_p : 게이트 전압의 급강하로 인해 생기는 전압) 의존성인데, 킥백 전압(ΔV_p)은 게이트 전압이 온-전압(V_{on})에서 오프-전압(V_{off})으로 바뀔 때 데이터 전압이 정상 레벨보다 약간 떨어지는 전압강하 현상이다. 이 플리커는 패널이 대면적화로 갈수록 게이트라인의 저항이 증가하여 작은 타이밍 마진과 더불어 화소충전에 영향을 끼친다. 이러한 영향으로 디스플레이 화질에 나쁜 영향을 주게된다. 또한, 게이트 라인의 RC 로드(load)에 의해 RC 딜레이(delay)가 크게 되어 패널의 좌측 및 우측에 편차를 갖게 한다.

도 1은 종래 기술에 따른 게이트구동전압(V_{out}) 발생 회로도이다.

종래의 게이트구동전압 발생회로는 게이트 드라이브 IC의 출력을 제어하는 신호(OE; 이하 '제어 신호(OE)'라 함)를 전송하는 노드(1)와 노드(2) 사이에 접속된 저항(R_1)과, 상기 노드(2)와 출력 노드(5) 사이에 접속된 저항(R_2)과, 네가티브 전위(V_{BB}) 노드(3)와 노드(4) 사이에 접속된 저항(R_3)과, 상기 노드(4)와 접지(4) 사이에 접속된 저항(R_4)과, 상기 노드(2)의 신호를 비반전(+) 신호로 수신하고 상기 노드(4)의 신호를 반전(-) 신호로 수신하여 차동 증폭된 신호를 상기 출력 노드(5)로 출력하는 연산증폭부(10)로 구성된다.

종래의 게이트구동전압 발생회로는 도 2에 도시된 출력 파형도와 같이, 상기 제어 신호(OE)가 '하이'인 구간에서는 '로우' 레벨을 갖는 게이트구동전압(VOUT)을 발생하고, 상기 제어 신호(OE)가 '로우'인 구간에서는 '하이' 레벨을 갖는 게이트구동전압(VOUT)을 발생한다.

발명이 이루고자 하는 기술적 과제

그러나, 종래의 박막트랜지스터 액정 표시장치의 게이트구동전압 발생회로에 있어서는, TFT의 게이트구동전압을 단일 레벨로 구동시킴으로써 플리커(flicker)를 발생시키는 문제점이 있었다. 이 플리커는 TFT-LCD 구동상에서 구동방식에 따라서 특정 패턴에서 발생하여 사용자의 시각 피로를 증가시키고 액정을 열화시켜 액정 수명을 단축시키는 역할을 한다. 더욱이, TFT-LCD가 대면적화 및 고해상도화 함으로서 플리커는 더 심각한 문제점이 있었다.

또한, 종래의 게이트구동전압 발생회로는 도시된 바와 같이, 연산증폭기(OP AMP)를 사용하여 게이트구동전압(VOUT)을 발생할 경우, 저항(R1)(R2)(R3)(R4)의 저항값에 따라 게이트구동전압(VOUT)이 결정되었다. 그러므로, 게이트구동전압(VOUT)을 변경하고자 할 경우에는 상기 저항(R1)(R2)(R3)(R4)의 저항값을 변경해 주어야 했다. 그러나, 이럴 경우 상기 저항(R1)(R2)(R3)(R4)의 저항값을 결정하기 위한 계산식이 복잡하고, 가격적인 면에서도 트랜지스터보다 연산증폭기가 30배 가량 비싸기 때문에, 연산증폭기를 사용하는 종래의 게이트구동전압 발생회로의 경우에는 많은 비용이 드는 문제점이 있었다.

따라서, 본 발명은 상기 문제점을 해결하기 위하여 이루어진 것으로, 본 발명의 목적은 연산증폭기(OP AMP)보다 가격이 저렴한 트랜지스터와 다이오드를 이용하여 멀티 레벨 게이트 구동신호를 발생시켜 플리커(flicker)를 감소시킨 멀티 레벨 게이트구동전압 발생회로를 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에 의한 박막 트랜지스터 액정 표시장치의 게이트구동전압 발생회로는, 제어 신호에 의해 일측 단자로 수신된 제1 전원공급전압을 타측 단자로 전송하는 제1 스위칭부와, 상기 제1 스위칭부의 일측 단자의 전위 레벨에 의해 일측 단자로 수신된 제2 전원공급전압을 타측 단자의 출력 단자로 전송하는 제2 스위칭부와, 상기 제1 스위칭부의 타측 단자의 전위 레벨에 의해 일측 단자로 수신된 상기 출력 단자의 신호를 타측 단자의 접지 전위로 방전시키는 제3 스위칭부를 구비한 것을 특징으로 한다.

이하, 본 발명의 실시예에 관하여 첨부도면을 참조하면서 상세히 설명한다.

도 3은 본 발명에 의한 멀티 레벨 게이트구동전압 발생 회로도이다. 상기 멀티 레벨 게이트구동전압 발생회로는 도시된 바와 같이, 직류전원전압(Vdc)을 전송하는 노드(Nd3)와, 접지전압(Vss)을 전송하는 노드(Nd6)와, 상기 제어 신호(OE)를 전송하는 노드(Nd1)와 노드(Nd2) 사이에 병렬 접속된 저항(R1) 및 캐패시터(C1)와, 상기 노드(Nd3)와 노드(Nd4) 사이에 접속된 저항(R2)과, 상기 노드(Nd6)와 노드(Nd5) 사이에 접속된 저항(R4)과, 상기 노드(Nd2)의 신호가 '하이'레벨일 때 상기 노드(Nd4)의 신호를 상기 노드(Nd5)로 전송하는 NPN형 바이폴라 트랜지스터(Q1)와, 상기 노드(Nd3)와 노드(Nd7) 사이에 접속된 저항(R7)과, 상기 노드(Nd4)의 신호가 '하이'레벨일 때 상기 노드(Nd7)의 신호를 상기 노드(Nd8)로 전송하는 NPN형 바이폴라 트랜지스터(Q2)와, 상기 노드(Nd8)와 출력 노드(Vout) 사이에 접속된 다이오드(D1)와, 상기 노드(Nd5)와 노드(Nd9) 사이에 병렬 접속된 저항(R5) 및 캐패시터(C2)와, 상기 노드(Nd9)의 신호가 '하이'레벨일 때 상기 출력 노드(Vout)의 신호를 상기 노드(Nd6)로 전송하는 NPN형 바이폴라 트랜지스터(Q3)와, 상기 출력 노드(Vout)와 노드(Nd6) 사이에 접속된 캐패시터(C3)로 구성된다.

상기 멀티 레벨 게이트구동전압 발생회로의 동작을 도 4에 나타낸 파형도를 참조하여 설명하기로 한다.

먼저, 제어 신호(OE)는 게이트 드라이브 IC의 출력을 제어하는 신호로 (b)에 도시한 것처럼, 일정시간 '하이'를 유지하다가 다시 일정시간 '로우'를 유지한다. 제어 신호(OE)가 '로우'로 떨어지는 순간에 다음 게이트단으로 게이트 신호가 넘어간다. 따라서, 게이트단에는 출력 신호(VOUT)의 '하이' 구간과 '로우' 구간이 한 주기로 차례로 인가된다. 게이트 TCP에 인가가 될때는 (c)에 나타난 신호처럼 출력 전압(VOUT)의 전체를 전하 펌프에 의해 일정 전압만큼 올려주어 게이트 온(on) 전압이 되고, TCP 내부에서 게이트 오프 전압(-6~-7V)과 연결되어 패널에 인가된다.

(c)와 (d)는 게이트 n단 및 n+1단에 각각 인가되는 멀티 레벨 게이트를 나타낸 것이다. (c)에 나타난 것과 같이, 싱글 레벨 게이트(Single Level Gate: SLG) 구동신호일 경우 데이터 신호(Data Signal: DS)가 인가되면 셀(cell)에 데이터 신호(DS)만큼 충전이 된다. 하지만, 게이트 신호(DS)가 떨어지면 충전이 되어있던 데이터 값이 어느정도 떨어지게 된다. 이러한 전압의 차이는 화면에 나쁜 영향을 미치게 된다. (c)에 도시된 것처럼, 싱글 레벨 게이트(SLG) 구동에서의 충전율과 멀티 레벨 게이트(MLG) 구동에서의 충전율은 킥백 전압(ΔV_p)만큼 차이를 보이게 된다. 그 이유는 게이트 신호(Gn Vout)가 떨어지는 순간에 데이터 신호의 충전율도 같이 떨어지지만, 그 다음 유지시간에 의해 다시 데이터 신호는 충전이 된다. 따라서, 멀티 레벨 게이트 구동에서의 충전율은 싱글 레벨 게이트 구동보다 킥백 전압(ΔV_p)만큼 보상이 되는 것이다. 본 발명에서는 전하 펌프가 되기 전 단계의 파형을 만들어 내는 것이다. 이러한 동작 과정을 도 3 및 도 4를 참조하여 설명하기로 한다.

먼저, NPN형 바이폴라 트랜지스터(Q1)의 베이스에 '하이' 레벨의 제어 신호(OE)가 입력되면, 상기 NPN형 바이폴라 트랜지스터(Q1)는 턴온되고, 상기 NPN형 바이폴라 트랜지스터(Q2)는 턴오프되고, 상기 NPN형 바이폴라 트랜지스터(Q3)는 턴온 된다. 따라서, 출력 신호(Vout)는 상기 제어 신호(OE)가 '하이' 레벨을 갖는 동안에는 그라운드(Vss) 전위에 가까운 값을 유지하게 된다.

반면에, '로우' 레벨의 제어 신호(OE)가 입력되면, 상기 NPN형 바이폴라 트랜지스터(Q1)는 턴오프되고, 상기 NPN형 바이폴라 트랜지스터(Q2)는 턴온되고, 상기 NPN형 바이폴라 트랜지스터(Q3)는 턴오프 되어, 트랜지스터 2개(Q1)(Q3)와 다이오드(D1) 1개의 전압강하치를 제외한 전압값이 출력되게 된다. 여기서, 다이오드(D1)는 신호가 변할 때 생기는 오버 쇼트(over shot) 성분을 제거하는 역할을 한다.

도 5는 본 발명에 의한 멀티 레벨 게이트구동전압의 시뮬레이션 결과를 나타낸 파형도이다. 도시된 바와 같이, 출력 신호(Vout)는 상기 제어 신호(OE)가 '하이' 레벨을 갖는 동안에는 그라운드(Vss) 전위에 가까운 값을 유지하게 되고, 상기 제어 신호(OE)가 '로우' 레벨을 갖는 동안에는 트랜지스터 2개(Q1)(Q3)와 다이오드(D1) 1개의 전압강하치를 제외한 전압값('하이')이 출력되게 된다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 의한 박막트랜지스터 액정 표시장치의 게이트구동전압 발생회로는, 연산증폭기(OP AMP)보다 가격이 훨씬 저렴한 트랜지스터와 다이오드를 이용하여 멀티 레벨 게이트 구동신호를 발생시켜 플리커(flicker)를 감소시킬 수 있는 잇점이 있다.

아울러 본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가등이 가능할 것이며, 이러한 수정 변경등은 이하의 특허청구범위에 속하는 것으로 보아야 할 것이다.

(57) 청구의 범위

청구항 1.

박막트랜지스터 액정 표시장치의 게이트구동전압 발생회로에 있어서,

제어 신호에 의해 일측 단자로 수신된 제1 전원공급전압을 타측 단자로 전송하는 제1 스위칭부와,

상기 제1 스위칭부의 일측 단자의 전위 레벨에 의해 일측 단자로 수신된 제2 전원공급전압을 타측 단자의 출력 단자로 전송하는 제2 스위칭부와,

상기 제1 스위칭부의 타측 단자의 전위 레벨에 의해 일측 단자로 수신된 상기 출력 단자의 신호를 타측 단자의 접지 전위로 방전시키는 제3 스위칭부를 구비한 것을 특징으로 하는 게이트구동전압 발생회로.

청구항 2.

제 1 항에 있어서,

상기 제1 스위칭부의 타측 단자와 상기 출력 단자 사이에 노이즈 성분을 제거하기 위한 다이오드를 추가로 접속한 것을 특징으로 하는 게이트구동전압 발생회로.

청구항 3.

제 1 항에 있어서,

상기 제어 신호는 게이트 드라이브 IC의 출력을 제어하는 신호인 것을 특징으로 하는 게이트구동전압 발생회로.

청구항 4.

제 3 항에 있어서,

상기 제어 신호가 제1 전위레벨을 가질 때 상기 제1 및 제3 스위칭부는 턴온, 상기 제2 스위칭부는 턴오프되고,

상기 제어 신호가 제2 전위레벨을 가질 때 상기 제1 및 제3 스위칭부는 턴오프, 상기 제2 스위칭부는 턴온되는 것을 특징으로 게이트구동전압 발생회로.

청구항 5.

제 4 항에 있어서,

상기 제1 전위레벨은 '로직 하이' 레벨이고,

상기 제2 전위레벨은 '로직 로우' 레벨인 것을 특징으로 하는 게이트구동전압 발생회로.

청구항 6.

제 1 항에 있어서,

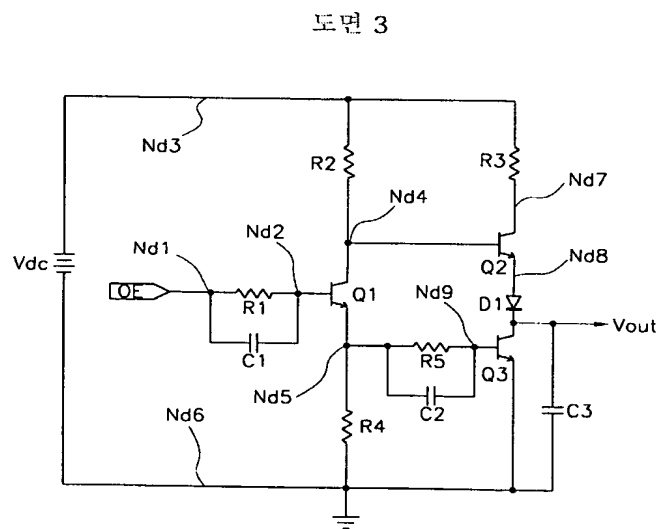
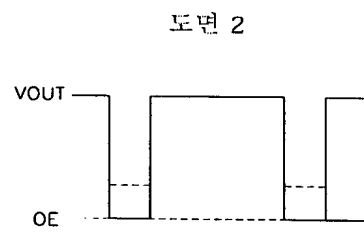
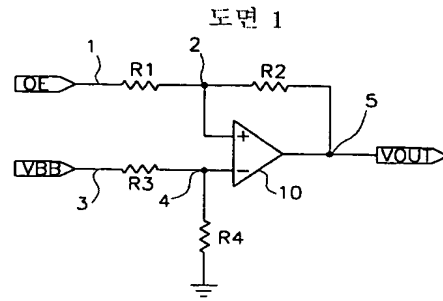
상기 제1 내지 제5 스위칭부는 트랜지스터인 것을 특징으로 하는 게이트구동전압 발생회로.

청구항 7.

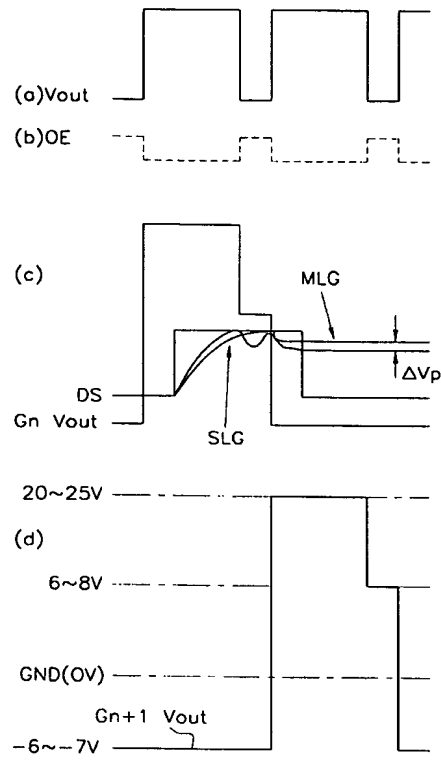
제 6 항에 있어서,

상기 트랜지스터는 NPN형 바이폴라 트랜지스터인 것을 특징으로 하는 게이트구동전압 발생회로.

도면



도면 4



도면 5

